

**Curriculum formativo, didattico, scientifico e professionale del candidato****Dichiarazione sostitutiva di certificazioni**

(Art. 46, D.P.R. 28 dicembre 2000 n. 445)

**Dichiarazione sostitutiva dell'atto di notorietà**

(da sottoscrivere davanti all'impiegato addetto o da presentare o spedire con la fotocopia di un documento di identità)

(Art. 47, D.P.R. 28 dicembre 2000 n. 445)

Estremi del bando di selezione	n. 32/2024
Informazioni aggiornate al	26/06/2024
Nome e Cognome	Claudio Frongia

Si raccomanda di indicare con precisione tutti gli elementi valutabili ai sensi del bando di selezione (aggiungere o togliere righe secondo necessità).

**Esperienza professionale**

<b>Periodo</b>	<b>Ente</b>	<b>Principali attività e responsabilità</b>
<b>Mar 2024 – in corso</b>	<b>Università di Cagliari</b>	<b>Tutor dei corsi “Fondamenti di Informatica” (Ingegneria Meccanica e Gestionale e Ingegneria dell’Energia elettrica per lo sviluppo sostenibile) e “Programmazione avanzata” (Ingegneria Elettronica Informatica e delle telecomunicazioni)</b>
<b>Gen 2023 – Dic 2023</b>	<b>Università di Cagliari, struttura di lavoro: DIEE.</b>	<b>Borsa di ricerca dal titolo “Classificazione dei segnali EEG”. Sviluppo di algoritmi di machine learning per l’elaborazione e classificazione di segnali EEG in applicazioni diagnostiche e di biometria.</b>
<b>Mar 2022 – lug 2022</b>	<b>Università di Cagliari, struttura di lavoro: DIEE.</b>	<b>Borsa di ricerca dal titolo “Valutazione di metodi di elaborazione di immagini per la rilevazione di fenomeni astronomici optical transient”. Si valuta la possibilità di integrare, all’interno di nanosatelliti, dispositivi per il riconoscimento di fenomeni astronomici tecniche di machine learning.</b>
<b>Apr 2021 – dic 2021</b>	<b>Fondazione Pulixi</b>	<b>Sviluppo, gestione e manutenzione del sito web aziendale, sotto la supervisione di Karalisweb.</b>

**Istruzione, formazione (es. titoli di studio, certificazioni professionali/linguistiche/informatiche)**

<b>Data</b>	<b>Titolo / Principali tematiche</b>	<b>Ente</b>
<b>Apr 2024</b>	<b>Laurea Magistrale in Ingegneria Elettronica</b>	<b>Università di Cagliari</b>
<b>Feb 2021</b>	<b>Laure triennale in Ingegneria Biomedica</b>	<b>Università di Cagliari</b>
<b>Lug 2017</b>	<b>Diploma scientifico</b>	<b>Liceo Scientifico “Pitagora”</b>

### **Pubblicazioni / Convegni**

--

### **Altre attività scientifiche**

<b>Certificazione Cadence “SystemVerilog for Design &amp; Verification”, Gen 2024.</b>
--

### **Ulteriori informazioni pertinenti**

<b>Tesi di laurea magistrale dal titolo “Progetto di un’unità MAC single-cycle a supporto di un microcontrollore RISC-V per l’accelerazione di algoritmi di DSP”. Progetto di un’unità MAC single-cycle ed estensione dell’ISA RISC-V nel processore RISCY a 32-bit.</b>
--

Luogo e data

Cagliari, 27/06/2024